

FPGA を用いた符号誤り検出器の再同期引き込み機能に関する研究

C-12 Study on re-synchronization function of bit error detectors using FPGA

阿波 勇志

大川 典男

Yuji Awa

Norio Ohkawa

東京都立産業技術高等専門学校

Tokyo Metropolitan College of Industrial Technology

1 目的

近年、光ファイバ通信における波長多重技術の飛躍的な進歩により、波長多重数が100を超える光伝送システムが開発されている。そのシステムは波長多重数に応じた数だけ送受信回路が必要となるため、伝送路を含めた送受信回路の検査を効率的に行う必要があり、安価で高速な通信システムに対応でき、システムに組み込み可能な、最終的には1チップで構成可能な検査回路が求められている。

昨年度、送信側に7段構成の PRBS 信号発生回路と受信側に初期同期引き込み機能を持つ符号誤り検出回路が論理回路シミュレータ上で作成された。^[1]

本研究では7段構成の符号誤り検出回路で符号誤り率を測定中に同期外れが起こった場合、それを検出し、再び同期を取り直す機能を付加する。

2 回路構成

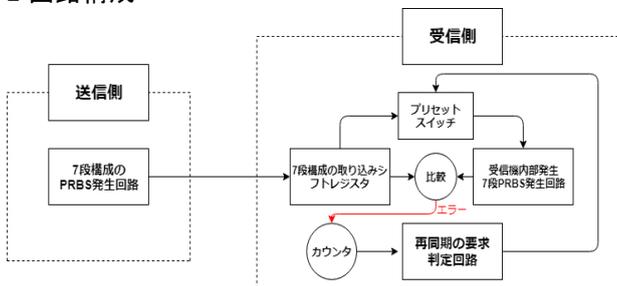


Fig.1 再同期引き込み機能の構成図

再同期引き込み機能の構成をFig.1に示す。送信側から送られてきた7段のPRBS信号を受信側の同期引き込み機能付き符号誤り検出回路で取り込むことにより、取り込んだ値と受信側内部で発生させたPRBS信号を比較し、値が異なった場合にそれをカウントし、PRBSの1周期で符号誤りがある一定の値を超えた場合にそれはランダムな符号誤りではなく同期外れだと判断して再同期信号を送信し、シフトレジスタの値を受信側の内部発生PRBS回路に取り込んで同期引き込みを行う。

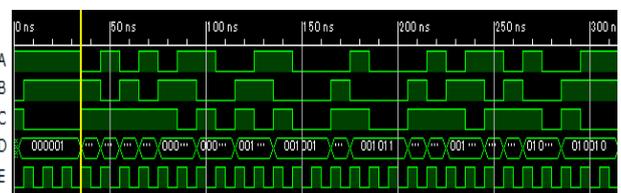
このある一定の値を超えた場合に同期外れだと判断する根拠として送信側から送られてきたPRBS信号の符号誤り率は 10^{-4} 程度以下を想定しているため、符号誤りが PRBSの1周期内である一定の値以上になるとランダムに発生している符号誤りとは考えられないため、符号誤りだと判断する。

また、送信側から伝送されてきたPRBSと受信側内部で発生させたPRBSがずれた場合は、7段のPRBSで1周

期内($2^7-1=127$ ビット)で最低でも57ビットの相違となるので判定のしきい値を57ビットと定めた。

3 結果と考察

シミュレータ上で同期外れを意図的に発生させ、符号誤りが起こった回数をカウントするという論理回路シミュレーションを行った。その結果を Fig.2 に示す。



A: 受信 PRBS 信号

B: 受信側の内部発生 PRBS 信号

C: AとBを排他的論理和 (EXOR) で比較した値

D: Cをカウントし、2進数で表現した値

E: クロック

Fig.2 同期外れ検出のシミュレーション確認結果

Fig.2から①の受信PRBS信号と②の受信機内部発生 PRBS信号が異なる場合④でカウントを行っていることが分かる。

これにより、このカウント数を1周期毎に更新し、カウント数が20に達した場合、同期外れが起こったと認識し、再同期信号を送信することによって再同期引き込みを実現する見通しを得た。

4 まとめ

昨年度の研究で初期同期引き込み機能を有した7段構成の符号誤り検出回路を作成し、その際に課題であった測定中に同期が外れた場合にそれを検出し、再同期を行うという機能を考案し、実現の見通しを得た。

参考文献

- [1]飯村樹,大川典男,“FPGAを用いた符号誤り検出器の再同期引き込み回路の検討”,電子情報通信学会東京支部学生会研究発表会 C-12